

PURPOSE:

To detect that a high frequency module is attached/detached after supplying the power of a transmitter main body by providing a monitoring circuit for monitoring whether or not modulation signals are supplied within the prescribed time after supplying the power.

CONSTITUTION:

As a prior art, the above document discloses a crystal oscillator which is detachably – attachable in a high frequency module. A frequency generated by the crystal oscillator decides a combination of a portable transmitter and a battery – powered equipment. It is well known that a frequency generated by different crystal oscillators could be used to distinguish the combination at transmitting signal through electrical wave.

The monitoring circuit 18 detects whether or not the modulation signals are supplied from an encoder 2 inside the transmitter main body 1 to this high frequency module 2 within about 1 second after the supply of the power when the power is supplied to the high frequency module 2. When the modulation signals are detected, it is judged that the high frequency module 2 is attached/detached while the power of the transmitter main body 1 is supplied and the power is supplied to the high frequency module 2. In this case, a CPU 11 judges whether the modulation signals are PPM signals or PCM signals by detection signals from the monitoring circuit 18. Then, in the case of judging that they are the PPM signals, RF OFF signals are impressed to a high frequency amplifier 19 and the output of high frequency signals from the high frequency amplifier 19 is stopped.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-18361

(43)公開日 平成9年(1997)1月17日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/04			H 0 4 B 1/04	T
				M
A 6 3 H 30/04			A 6 3 H 30/04	A

審査請求 未請求 請求項の数2 F D (全 11 頁)

(21)出願番号 特願平7-186618

(22)出願日 平成7年(1995)6月30日

(71)出願人 000201814

双葉電子工業株式会社

千葉県茂原市大芝629

(72)発明者 田中 昌廣

千葉県茂原市大芝629 双葉電子工業株式
会社内

(72)発明者 射越 聡

千葉県茂原市大芝629 双葉電子工業株式
会社内

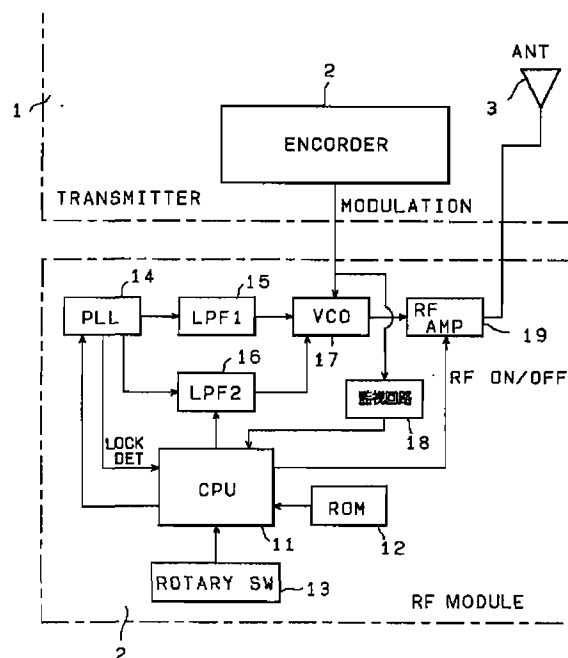
(74)代理人 弁理士 脇 篤夫 (外1名)

(54)【発明の名称】 ラジコン送信機の高周波モジュール

(57)【要約】

【目的】送信機本体の電源が投入された状態で、高周波モジュールが着脱されたことを検出すること。

【構成】高周波モジュール2内の監視回路18は、高周波モジュール2の電源が投入された時に、送信機本体1から1sec以内に変調信号が供給されるか否かを判定し、1sec以内に変調信号が供給されたと判定した場合は、さらに、変調信号がPCM信号かPPM信号かを判定する。そして、PCM信号の場合はRF出力をオンするが、PPM信号の場合はRF出力をオフする。



【特許請求の範囲】

【請求項1】 被操縦体を操作する操作子と、着脱自在とされる高周波モジュールと、該高周波モジュールに上記操作子に応じたエンコーダ信号を供給するエンコーダを少なくとも備えるラジコン送信機において、上記高周波モジュールが、上記エンコーダ信号により変調される搬送波をPLL方式により発生する高周波モジュールとされた場合に、該高周波モジュールがパワーオンされた時に、上記エンコーダから上記エンコーダ信号がパワーオンから所定時間以内に供給されるか否かを監視する監視回路を、上記高周波モジュール内に備えることを特徴とするラジコン送信機の高周波モジュール。

【請求項2】 上記エンコーダ信号がPPM信号とされている時に、上記監視回路がPPM信号であることを判定して上記高周波モジュールから送出される高周波信号をオフすることを特徴とする請求項1記載のラジコン送信機の高周波モジュール。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はラジコン送信機の高周波モジュールに関するものであり、特に着脱自在とされたシンセサイザ方式の高周波モジュールに関するものである。

【0002】

【従来の技術】従来のラジコン送信機の回路構成を示すブロック図を図6に示すが、ラジコン送信機は送信機本体(TRANSMITTER)100と、高周波モジュール(RF MODULE)110から構成されている。なお、図6にはシンセサイザ方式とされた高周波モジュール110が示されている。送信機本体100と高周波モジュール110はそれぞれ独立した本体ケースあるいはモジュールケース内に収納されており、本体ケースに着脱自在に装着できるようにモジュールケースは構成されている。なお、本体ケースにモジュールケースを装着すると、図6に示すように送信機本体100と高周波モジュール110とが電気的に接続される。

【0003】この高周波モジュール110内には搬送波を発生する回路や変調回路等がモジュールとして組み込まれている。また、変調信号はスティック等の操作量に応じたPPM(Pulse Position Modulation)信号あるいはPCM(Pulse Code Modulation)信号とされて、送信機本体1のエンコーダ(ENCORDER)101により生成されて高周波モジュール110に供給されている。この変調信号は、高周波モジュール110内で発生される指定された周波数の搬送波を変調している。

【0004】この高周波モジュール110から出力される変調された搬送波は、送信機本体100に設けられているロッド式のアンテナ102から空間へ送信される。この種のラジコン送信機においては、搬送波の周波数(周波数帯)は国毎によって使用できる周波数が定めら

れており、各国で定められている周波数(周波数帯)は、一般に異なる周波数とされている。そこで、ラジコン送信装置から送信される搬送波の周波数帯または周波数を高周波モジュール110を交換、あるいは高周波モジュール110の周波数設定を変更することにより変更できるようにして、いずれの国においても使用できるようにしている。

【0005】ところで、高周波モジュール110を交換することにより搬送波の周波数帯を変更できるタイプのものには、次にあげる2つのタイプのものがある。第1のタイプは高周波モジュール110内に着脱自在なクリスタル発振器が備えられており、発振周波数の異なるクリスタルを複数用意し、必要に応じてクリスタルを交換することにより、種々の周波数の搬送波を発振できるようにしたものである。また、第2のタイプは高周波モジュール2の周波数設定を変更することにより搬送波の周波数を変更できるシンセサイザ方式とされたものである。なお、このシンセサイザ方式の高周波モジュール110の構成が図6に示されている。

【0006】この高周波モジュール110は、マイクロプロセッサ(CPU)111を備えており、送信機本体100と高周波モジュール110からなるラジコン送信機の電源が投入されると、ロータリースイッチ113により設定された周波数指示値をCPU111が認識し、対応する周波数情報をROM(Read Only Memory)112に記憶されている周波数情報テーブルから読み出すようにする。この周波数情報は、高周波モジュール110に内蔵されているPLL回路114に供給されてセットされる。

【0007】供給された周波数情報は、PLL回路114内の分周器にセットされて、電圧制御発振器(VCO)117より発振される周波数が所定分周され、内蔵されている基準発振器で発振される基準発振周波数と位相比較が行われるようになる。そして、位相比較器よりの位相比較信号がローパスフィルタ(LPF1)115およびローパスフィルタ(LPF2)116で濾波され、誤差電圧としてVCO117に印加されるようになる。これにより、VCO117の発振周波数が制御されて、ロータリースイッチ113で指示された周波数と一致する搬送波をVCO117は発振するようになる。

【0008】また、PLL回路114、ローパスフィルタ115、116、VCO117よりなるPLL発振器のループが供給された周波数情報でロックされたことを、PLL回路114よりのロック検出信号(LOCK DET)が入力されるCPU111が検出して、ロック状態とされた時にローパスフィルタ(LPF2)116から出力される誤差電圧がVCO117に供給されないようにしている。これは、ローパスフィルタ(LPF1)115の遮断周波数は低くされて、PLLループの定常偏差が小さくなるようにされているが、その応答速度が遅

くなるため、ロックされるまでは遮断周波数の高いローパスフィルタ(LPF2)116をPLLループ内にいれて、PLLループの応答速度を高めるためである。これにより、PLL発振器は高速にロック状態に引き込まれるようになる。

【0009】また、送信機本体100内のエンコーダ101からの変調信号(MODULATION)はVCO117に印加されて、VCO117で発生される搬送波がFSK(Frequency Shift Keying)変調される。この場合、ローパスフィルタ116をオフすることにより、このFSK変調を良好に行うことができるようになる。さらに、CPU111は高周波増幅器(RF AMP)119に、電源投入後一定時間が経過された時に出力されるRFオン信号(RF ON)を印加しており、このRFオン信号がアクティブレベルとされた時に高周波増幅器119は能動化されて、FSK変調された高周波信号を送出するようにしている。この高周波増幅器119からの高周波信号は、送信機本体100に設けられているロッド式のアンテナ102から送信される。

【0010】このように、高周波増幅器119の動作を一定時間遮断しているのは、PLL発振ループが設定された周波数にロックされるまでに一定の時間がかかり、ロックされるまでに出力される不所望の周波数の搬送波がアンテナ102から送信されないようにするためである。なお、高周波増幅器119にRFオン信号を印加した後もCPU111はロック検出信号(LOCK DET)を監視しており、ロックがはずれしだい周波数情報をROM112から読み出してPLL回路114に再設定するようにしている。これにより、システムダウンされることが防止される。

【0011】次に、高周波モジュール110が送信機本体100に装着された時にピンとジャックとで接続される回路を図7に示す。この回路において、送信機本体100側のグラウンド(GND)が高周波モジュール110のグラウンドに接続されると共に、両者の間で電源Vccも接続される。なお、供給された電源Vccは高周波モジュール110内部の定電圧回路により定電圧化されて内部の図6に示すそれぞれの回路に供給される。また、送信機本体100のエンコーダを構成するCPUから出力される変調信号(MOD)は高周波モジュール110の変調回路であるVCO117に供給される。なお、変調信号にはPPM信号とPCM信号との2種類のタイプがある。

【0012】さらに、高周波モジュール110の高周波増幅器119の終段のRFアンプTR1から出力される高周波信号は、ローパスフィルタLPFで不要周波数成分が除去されて、送信機本体100のアンテナ102に供給されている。また、RFアンプTR1から出力される高周波信号は、検波増幅器TR2により検波増幅されて高周波信号の存在を示す高周波検出信号(MET)と

され、この検出信号は送信機本体100のCPUに供給される。

【0013】送信機本体100のCPUは、これにより高周波出力を高周波モジュール110が出力しているかを判断しているわけであるが、この理由はシンセサイザ方式の高周波モジュールにおいては、変調信号がPPM信号の場合にPLL発振器がPPM信号で変調される場合、PLL発振器から出力される搬送波の周波数はずれる現象が生じるが、クリスタル方式の高周波モジュールの場合はこのような現象が生じず、高周波モジュールのタイプを判定して周波数ずれを防止する対策を施すためである。

【0014】このような、シンセサイザ方式の高周波モジュールの場合に、周波数ずれを防止する方法としては、PPM信号のデューティ比を50%とすればよい(実開平5-9698号公報)。そこで、高周波モジュールのタイプを送信機本体100のCPUにより判別して、判別された高周波モジュールに応じたデューティ比のPPM信号を変調信号としてその高周波モジュールに送るようにして、いずれのタイプの高周波モジュールであっても周波数ずれが生じないようにしている。

【0015】ここで、高周波モジュールのタイプを判別する方法を説明すると、クリスタル発振器を内蔵している高周波モジュール110が送信機本体100に装着されている場合は、電源投入とほぼ同時に高周波信号が高周波モジュール110から送出されるため、電源投入とほぼ同時に高周波信号が出力されたら送信機本体100のCPUが判断した場合は、クリスタル方式の高周波モジュール110が送信機本体100に装着されていると判断することができる。

【0016】また、PLL発振器を内蔵している高周波モジュール110が送信機本体100に装着されている場合は、PLL発振器は電源投入から所定時間経過した後に発振周波数が指定された搬送波周波数にロックされるため、電源を投入してから一定時間経過した後に高周波信号が送出されるようになる。そこで、電源投入してから一定時間後に高周波信号が出力されたら送信機本体100のCPUが判断した場合は、シンセサイザ方式の高周波モジュール110が送信機本体100に装着されていると判断することができる。ところで、シンセサイザ方式の高周波モジュール110の場合に、搬送波周波数にロックされるまで高周波信号が出力されないのは、PLLがロックされるまでに出力される不所望の周波数の搬送波が送信されないように、高周波増幅器119を一定時間オフしているためである。

【0017】なお、シンセサイザ方式の高周波モジュール110の場合に、周波数はずれる理由について説明すると、例えばラジコン送信機が7チャンネルとされている場合のPPM信号のフォーマットを図8に示すが、図8(A)に示すPPM信号はラジコン送信機に設けられ

ているスティック等の操作子がニュートラル状態とされている場合である。

【0018】PPM信号により操作子の操作量を送信する方式においては、図8(A)にCH1, CH2, ... CH7として示しているチャンネルの幅を変化させることにより、各チャンネルの操作量を送信するようにしている。このような7チャンネルのPPM信号は繰返し送信されるが、そのフレームレートは22.5msecとされ、各チャンネルパルスT4の立ち上がり区間のパルス幅T2は450μsecとされ、CH7のチャンネルパルスに続くリセットパルスの幅T3は5msec以上とされる。さらに、チャンネルパルスT4は操作量に応じて1520±600μsecの間で変化する。

【0019】このようなデューティ比16%のPPM信号により搬送波はFSK変調されるが、PPM信号がハイレベルの場合は搬送波はシフトされて周波数f1とされ、ローレベルの場合は周波数f2にシフトされた搬送波とされる。この搬送波のシフト量は、例えば周波数f1が-1.5kHzの周波数シフト量、周波数f2が+1.5kHzの周波数シフト量とされる。このFSK変調を、PLL発振器を構成しているVCO117にPPM信号を印加することにより行くと、PLL発振器は制御ループにより周波数が常に一定となるよう制御されていることから、PLL発振器から出力される搬送波の周波数がずれるようになる。

【0020】このずれは、PPM信号のパルスデューティ比が図8(A)に示すように16%の場合は、搬送波の中心周波数F₀が72.79MHz、FSK変調の遷移周波数(変調の深さ)を±1.5kHzとすると、搬送波の中心周波数F₀が約1kHz高い方へずれるようになる。このように、FSK変調を行うことにより搬送波の中心周波数F₀がずれるようになると、ラジコン送信装置のチャンネル周波数のセパレーションが狭くされていることから、ラジコン受信装置の受信感度の低下あるいは混信を招き正常な遠隔制御を行えなくなる場合が生じる。

【0021】そこで、上記したように図8(A)に示す16%のパルスデューティ比のPPM信号を、同図(B)に示すように50%のパルスデューティ比のPPM信号に変換するようにして、FSK変調を行い搬送波の中心周波数がずれないようにしているのである。

【0022】

【発明が解決しようとする課題】しかしながら、高周波モジュールが着脱自在とされていることから、送信機本体の電源の投入後に高周波モジュールが着脱される恐れがある。ところが、高周波モジュールの判別は、送信機本体の電源投入時にだけ実行されていることから、このように送信機本体の電源を投入後に高周波モジュールが着脱されると、新たに送信機本体に装着された高周波モジュールのタイプを判別することができない。すると、

シンセサイザ方式の高周波モジュールがクリスタル方式に替えて新たに装着された場合は、デューティ50%のPPM信号が高周波モジュールに供給されず、周波数ずれを生じる恐れがあると云う問題点があった。

【0023】そこで、本発明は、送信機本体の電源を投入後に高周波モジュールが着脱されたことを検出することのできるラジコン送信機の高周波モジュールを提供することを目的としている。

【0024】

10 【課題を解決するための手段】上記目的を達成するために、本発明のラジコン送信機の高周波モジュールは、被操縦体を操作する操作子と、着脱自在とされる高周波モジュールと、該高周波モジュールに上記操作子に応じたエンコード信号を供給するエンコーダを少なくとも備えるラジコン送信機において、上記高周波モジュールが、上記エンコード信号により変調される搬送波をPLL方式により発生する高周波モジュールとされた場合に、該高周波モジュールがパワーオンされた時に、上記エンコーダから上記エンコード信号がパワーオンから所定時間以内に供給されるか否かを監視する監視回路を、上記高周波モジュール内に備えるようにしたものであり、上記エンコード信号がPPM信号とされている時に、上記監視回路がPPM信号であることを判定して上記高周波モジュールから送出される高周波信号をオフするようにしてもよいものである。

【0025】

30 【作用】本発明によれば、送信機本体の電源投入後に高周波モジュールを着脱した場合に、高周波モジュール側が電源投入後に装着されたことを検出することができる。この検出結果を利用することで、装着された高周波モジュールに対応するデューティ比のPPM信号を変調器に供給することができるので、ラジコン送信機から送信される送信周波数のずれを防止することができる。

【0026】

【実施例】本発明のラジコン送信機の高周波モジュールの一実施例の回路構成を示すブロック図を、送信機本体に高周波モジュールを装着した状態として図1に示す。この図において、送信機本体1は被操縦体を操縦するためのスティック等を始めとして各種操作子や表示手段等を備えている。また、この送信機本体1に装着された本発明のシンセサイザ方式の高周波モジュール2には監視回路18が新たに備えられている。

50 【0027】この高周波モジュール2は、マイクロプロセッサ(CPU)11を備えており、送信機本体1と高周波モジュール2からなるラジコン送信機の電源が投入されると、ロータリースイッチ13により設定された周波数指示値をCPU11が認識し、対応する周波数情報をROM(Read Only Memory)12に記憶されている周波数情報から読み出すようにする。この周波数情報は、

高周波モジュール2に内蔵されているPLL回路14に供給されてセットされる。

【0028】供給された周波数情報は、PLL回路14内の分周器にセットされて、電圧制御発振器(VCO)17より発振される周波数が分周され、内蔵されている基準発振器で発振される基準発振周波数と位相比較が行われるようになる。そして、位相比較器よりの位相比較信号がローパスフィルタ(LPF1)15およびローパスフィルタ(LPF2)16で濾波され、誤差電圧としてVCO17に印加されるようになる。これにより、VCO17の発振周波数が制御されて、ロータリースイッチ13で指示された周波数と一致する搬送波をVCO17は発振するようになる。なお、図示されていないが、VCO17の出力信号は、PLL回路14に戻されて入力されている。

【0029】また、PLL回路14、ローパスフィルタ15、16、VCO17よりなるPLL発振器のループが供給された周波数情報でロックされたことを、PLL回路14よりのロック検出信号(LOCK DET)が入力されるCPU11が検出して、ロック状態とされた時にローパスフィルタ(LPF2)16から出力される誤差電圧がVCO17に供給されないようにしている。これは、ローパスフィルタ(LPF1)15の遮断周波数は低くされて、PLLループの定常偏差が小さくなるようにされているが、その応答速度が遅くなるため、ロックされるまでは遮断周波数の高いローパスフィルタ(LPF2)16をPLLループ内にいれて、PLLループの応答速度を高めるためである。これにより、PLL発振器は高速にロック状態に引き込まれるようになり、ロック後は安定な搬送波を出力する。

【0030】また、送信機本体1内のエンコーダ2からの変調信号(MODULATION)はVCO17に印加されて、VCO17で発生される搬送波がFSK(Frequency Shift Keying)変調される。この場合、ローパスフィルタ16をオフすることにより、このFSK変調を良好に行うことができるようになる。さらに、CPU11は高周波増幅器(RF AMP)19に、電源投入後一定時間が経過された時に出力されるRFオン/オフ信号(RF ON/OFF)を印加しており、このRFオン/オフ信号がオンレベルとされた時に高周波増幅器19は能動化されて、FSK変調された高周波信号を送出するようにしている。この高周波増幅器19からの高周波信号は、送信機本体1に設けられているロッド式のアンテナ3から送信される。

【0031】ここで、監視回路18は高周波モジュール2に電源が投入された時に、電源投入から約1sec以内に装着されている送信機本体1から変調信号が高周波モジュールに供給されるか否かを検出する。この場合、電源投入から約1sec以内に変調信号が検出された場合は、送信機本体1の電源が高周波モジュール2より先

に投入されたものと判断する。すなわち、高周波モジュール2が送信機本体1の電源が投入された状態で着脱されて、高周波モジュール2に電源が投入されたものと判断される。また、監視回路18において、高周波モジュール2の電源投入から約1sec以内に変調信号の供給が検出されない場合は、送信機本体1と高周波モジュール2との電源が同時に投入されたと判断する。すなわち、高周波モジュール2が送信機本体1に装着された状態で送信機本体1の電源が投入されて、高周波モジュール2に電源が投入されたと判断する。

【0032】そして、高周波モジュール2が送信機本体1の電源が投入された状態で着脱されたものと判断された場合は、送信機本体1から供給されている変調信号がPPM信号かPCM信号かを、監視回路18よりの検出信号によりCPU11が判定して、PPM信号と判定された場合は高周波増幅器19にRFオフ信号を印加して、高周波増幅器19より高周波信号の出力を停止する。次いで、PPM信号を高周波モジュール2内において、シンセサイザ用のPPM信号への変換処理がCPU11により実行され、その後高周波増幅器19にRFオン信号が供給されて、周波数ずれのない高周波信号が送信機本体1のアンテナ3から送信されるようになる。

【0033】ところで、送信機本体1と高周波モジュール2との接続関係は前記図7に示す回路を同じとされており、送信機本体1は高周波信号の存在を示す高周波検出信号(MET)を監視して、高周波検出信号を検出した時に変調信号を高周波モジュール2に供給するようにしている。すなわち、高周波モジュール2の発振周波数が安定してから変調信号を供給している。この場合、変調信号はユーザの指定したPCM信号あるいはPPM信号とされる。なお、PPM信号とされる場合において、高周波検出信号が電源投入後一定時間経過してから検出された時は、装着されている高周波モジュール2がシンセサイザ方式の高周波モジュールであると判定して、デューティ比が50%のPPM信号を高周波モジュール2に供給するようにする。

【0034】なお、送信機本体1の電源が投入された状態で、高周波モジュール2が着脱された場合は、高周波信号が送出されないことから、高周波モジュール2から高周波信号が一定時間送出されないことを送信機本体1が検出した時に、その旨をユーザに警告して、再度電源を入れ直させることにより、新たに装着された高周波モジュール2に対応するデューティ比の変調信号を高周波モジュール2に供給するようにして、周波数ずれのないラジコン信号を送信するようにしてもよい。

【0035】次に、監視回路18とCPU11まわりの構成を図2に示し、高周波モジュール2に電源が投入された時に実行される処理を説明する。図2において、送信機本体1から供給される変調信号はエッジ検出回路21に入力され、このエッジ検出回路21において変調信

号パルスの立ち上がりエッジが検出される。この場合、入力される変調信号が図3に示すようなPPM信号とすると、矢印で示すPPMパルスの立ち上がりタイミングでエッジ検出回路21は、エッジを検出して割り込み要求信号をCPU11に送出する。同時に、ラッチ信号をレジスタ23に印加して、その時のタイマ22のカウント値をレジスタ23にラッチする。なお、タイマ22はフリーランカウンタにより構成されている。

【0036】CPU11は電源が投入されると、約1sec内はエッジ割込みを受け付けるようにされる。すなわち、高周波モジュール2が送信機本体1に電源が投入された状態で着脱されたか否かを検出している。そして、CPU11が割込み要求を受けると、それまでの実行していた処理を中断してメモリ24にプログラムが記憶されている割込処理を実行するが、この割り込み処理により、変調信号がPPM信号かPCM信号化を判定する。ここで、PCM信号と判定された場合は、RF出力をオンするよう高周波増幅器19を制御し、PPM信号と判定された場合は、RF出力をオフするよう高周波増幅器19をオフする処理を行う。次いで、前記したPPM信号を装着された高周波モジュールに対応するデュエティのPPM信号に変更する等の処理が行われるようになる。

【0037】次に、高周波モジュール2内のCPU11が実行するメインルーチンのフローチャートを図4に示す。高周波モジュール2の電源がオンされるとメインルーチンが開始され、ステップS10にてI/Oの設定やRAMのクリア等の初期処理が開始される。次いで、ステップS20にて装着された高周波モジュールがシンセサイザ方式の場合はPLL回路を構成する集積化されたPLL icにロータリスイッチ13で設定された周波数データがセットされる。これにより、高周波モジュール2に指定された周波数の高周波信号を送出する準備が行われる。次いで、ステップS30にて1secを計数するタイマーがスタートされ、さらにステップS40にてエッジ割込みが許可される。これにより、エッジ検出回路21が変調信号のエッジを検出した時の割り込み処理がCPU11において実行されるようになる。

【0038】次に、ステップS50にてフラグflag(2)が「1」か否かが判定されるが、この場合は前記ステップS10の初期化処理でフラグflag(2)が「0」にリセットされているので、NOと判定されステップS60に分歧してタイマが1sec経過したか否かが判定されるが、この場合はまだ経過していないのでNOと判定されてステップS50に戻り、ステップS50とステップS60の処理が循環して行われる。この時、変調信号のエッジが検出されてCPU11に割り込み要求が行われると、CPU11が割り込み処理を実行する。

【0039】そして、何回かの割込み処理が実行され

て、フラグflag(2)が「1」になったとすると、ステップS50にてYESと判定されてステップS90に分歧し、エッジ割り込みが禁止されて、次の処理へ進むようになる。この場合は、RF出力は未だオフされたままとされている。また、割込み処理が実行されても、フラグflag(2)が「1」になる前に1secが経過した場合は、ステップS60にてYESと判定されてステップS70にてエッジ割込みが禁止され、続くステップS80にてRF出力がONとされて、高周波出力が高周波モジュール2から送出されるようになる。このように、RF出力がONされるのは変調信号がPCM信号と判断された場合である。

【0040】次に、エッジ検出回路21がエッジを検出した時にCPU11が実行する割り込み処理のフローチャートを図5に示す。割り込み処理が開始されると、ステップS100にてレジスタ23にラッチされているタイマ値がレジスタtnにセットされる。次いで、ステップS110にてレジスタtnに格納されているタイマ値から、前回のタイマ値が格納されているレジスタtn-1のタイマ値との差分Δtが演算される。そして、ステップS120にてフラグflag(1)が「1」以上か否かが判定されるが、最初の割り込み処理字にはflag(1)は「0」にリセットされたままであるので、NOと判定されてステップS180に分歧し、差分Δtが5msecと18.82msecの間の時間幅とされているか否かが判定される。

【0041】このステップS180においては、変調信号がPPM信号とされた場合の図3に示すリセットパルス(Reset)を検出するステップであり、リセットパルスが検出されるまではステップS180にてNOと判定されて、続くステップS170にてフラグflag(1)が「0」にリセットされて割込み処理は終了する。

【0042】なお、リセットパルスは1ch~8chのチャンネルパルスに続くパルスであり、チャンネルパルスの終了と1フレームの終了を示しており、その幅は最低5msecとされている。また、各チャンネルのパルス幅が操作子に応じて変化することから、4チャンネル時に1フレームの長さが22.5msecとされた場合に、リセットパルスの幅は最大18.82msecとされる。また、8チャンネルの場合は、最大15.14msecのリセット幅とされる。そして、ステップS180にてリセットパルスが検出されると、ステップS190にてフラグflag(1)が「1」にセットされ、割込み処理は終了する。

【0043】ここで、エッジ検出回路21が次のエッジを検出すると、次の割込み処理が行われるが、この場合はフラグflag(1)は「1」にセットされているのでステップS120にてYESと判定されてステップS130に進む。このステップS130にてステップS

10

20

30

40

50

110にて演算された差分 Δt が、 $920\mu\text{sec}$ から $2120\mu\text{sec}$ の間の時間幅とされているかが判定される。この判定はチャンネルパルスの検出を行うためのものであり、リセットパルスが検出された割込み処理の次の割り込み処理ではPPM信号の第1チャンネルch1のチャンネルパルスか否かを判定している。ここで、YESと判定されると、ステップS140に進み、ステップS140にてフラグflag(1)に「1」が加算され、フラグflag(1)の値は「2」とされ、続くステップS150にてflag(1)が4以下か否かが判定されるが、この場合は「2」であるのでYESと判定され、割込み処理は終了する。

【0044】次いで、エッジ検出回路21が次のエッジを検出すると、割込み処理がさらに起動される。この場合は前回の処理によりフラグflag(1)は「2」にセットされているのでステップS120にてYESと判定されて、続くステップS130にてチャンネルパルスか否かが判定され、YESと判定されるとステップS140に進む。そして、ステップS140にてフラグflag(1)に「1」がさらに加算され、フラグflag(1)は「3」とされ、続くステップS150にてflag(1)が4以下か否かが判定されるが、この場合は「3」であるのでYESと判定され、割込み処理は終了する。

【0045】さらに、エッジ検出回路21が次のチャンネルパルスのエッジを検出すると、さらにまた割込み処理が起動され上記と同様の処理が行われる。この割り込み処理では、ステップS140にてフラグflag(1)に「1」がさらに加算され、フラグflag(1)は「4」とされ、続くステップS150にてflag(1)が4以下か判定されるが、この場合は「4」であるのでYESと判定され、割込み処理は終了する。

【0046】さらにまた、エッジ検出回路21が次のチャンネルパルスのエッジを検出すると、さらにまた割込み処理が起動され上記と同様の処理が行われる。この割り込み処理では、ステップS140にてフラグflag(1)に「1」がさらに加算され、フラグflag(1)は「5」とされ、続くステップS150にてflag(1)が4以下か判定されるが、この場合は「5」であるのでNOと判定され、ステップS160にてフラグflag(2)に「1」がセットされ、続くステップS170にてflag(1)が「0」にリセットされて割込み処理は終了する。

【0047】このようにしてフラグflag(2)が「1」となると、図4に示すメインルーチンのステップS50にてYESと判定されるようになり、ステップS90にてエッジ割り込みが禁止されるため、以降の割込み処理は行われない。このように、リセットパルスに続く4チャンネルのチャンネルパルスが検出された時に、変調信号がPPM信号と判断されてRF出力はオフされ

ようになる。この場合は、PPM信号を高周波モジュール2内において、シンセサイザ用のPPM信号への変換処理をCPU11により実行するようにして、周波数ずれのない高周波信号を送信するようにする。なお、変調信号がPPM信号の場合、チャンネル数が4チャンネルの時に1フレームの時間を 20msec としてもよい。

【0048】

【発明の効果】本発明は以上のように構成されているので、送信機本体の電源投入後において高周波モジュールを着脱した場合に、高周波モジュール側が電源投入後に装着されたことを検出することができる。この検出結果を利用することで、装着された高周波モジュールに対応するデューティ比のPPM信号を、高周波モジュール内の変調器に供給することができるので、ラジコン送信機から送信される送信周波数のずれを防止することができる。

【図面の簡単な説明】

【図1】本発明のラジコン送信機の高周波モジュールの一実施例の回路構成を示すブロック図を、送信機本体に高周波モジュールを装着した状態で示す図である。

【図2】本発明のラジコン送信機の高周波モジュールにおける監視回路回りの構成を示すブロック図である。

【図3】PPM信号のフォーマットの一例を示す図である。

【図4】本発明のラジコン送信機の高周波モジュールにおけるメインルーチンのフローチャートを示す図である。

【図5】本発明のラジコン送信機の高周波モジュールにおける割り込み処理のフローチャートを示す図である。

【図6】従来のラジコン送信機の高周波モジュールの回路構成を示すブロック図を、送信機本体に高周波モジュールを装着した状態で示す図である。

【図7】高周波モジュールが送信機本体に装着された時にピンとジャックとで接続される回路を示す回路図である。

【図8】周波数ずれを生じるPPM信号のフォーマットと、周波数ずれを生じないPPM信号のフォーマットを示す図である。

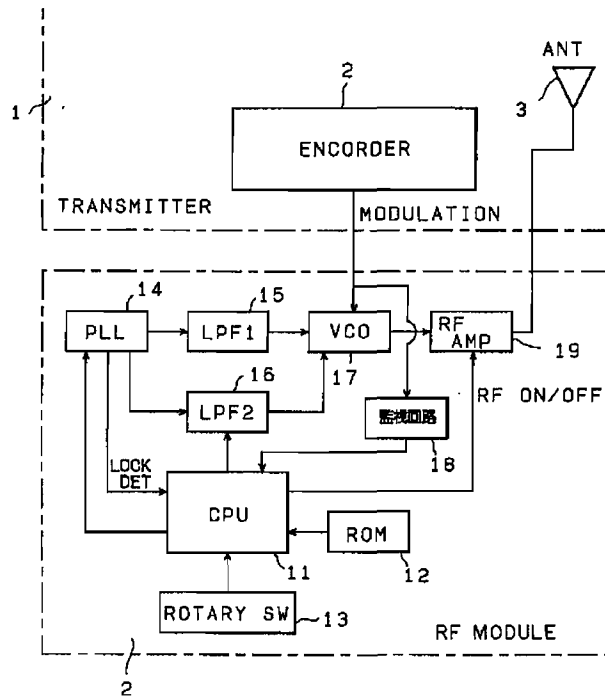
【符号の説明】

- 1 送信機本体
- 2 高周波モジュール
- 3 アンテナ
- 11 CPU
- 12 ROM
- 13 ロータリースイッチ
- 14 PLL回路
- 15 ローパスフィルタ(LPF1)
- 16 ローパスフィルタ(LPF2)
- 17 電圧制御発振器(VCO)

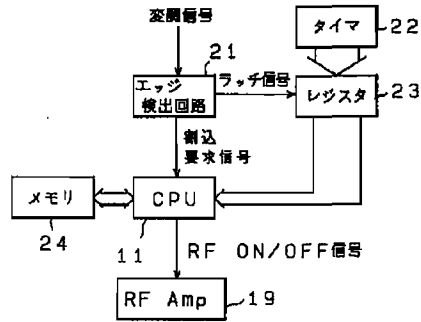
- 18 監視回路
19 高周波増幅器 (RF AMP)
21 エッジ検出回路

- * 22 タイマ
23 レジスタ
* 24 メモリ

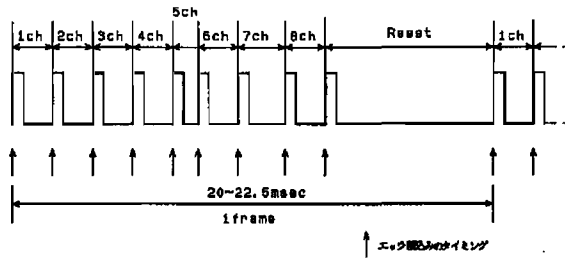
【図1】



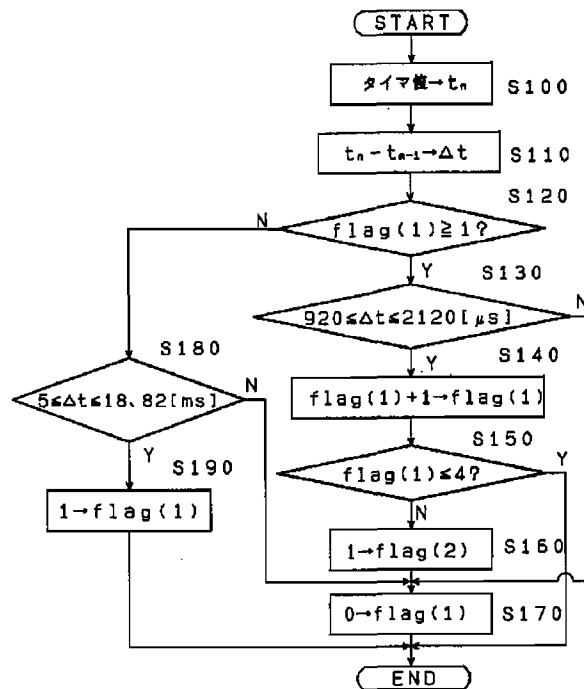
【図2】



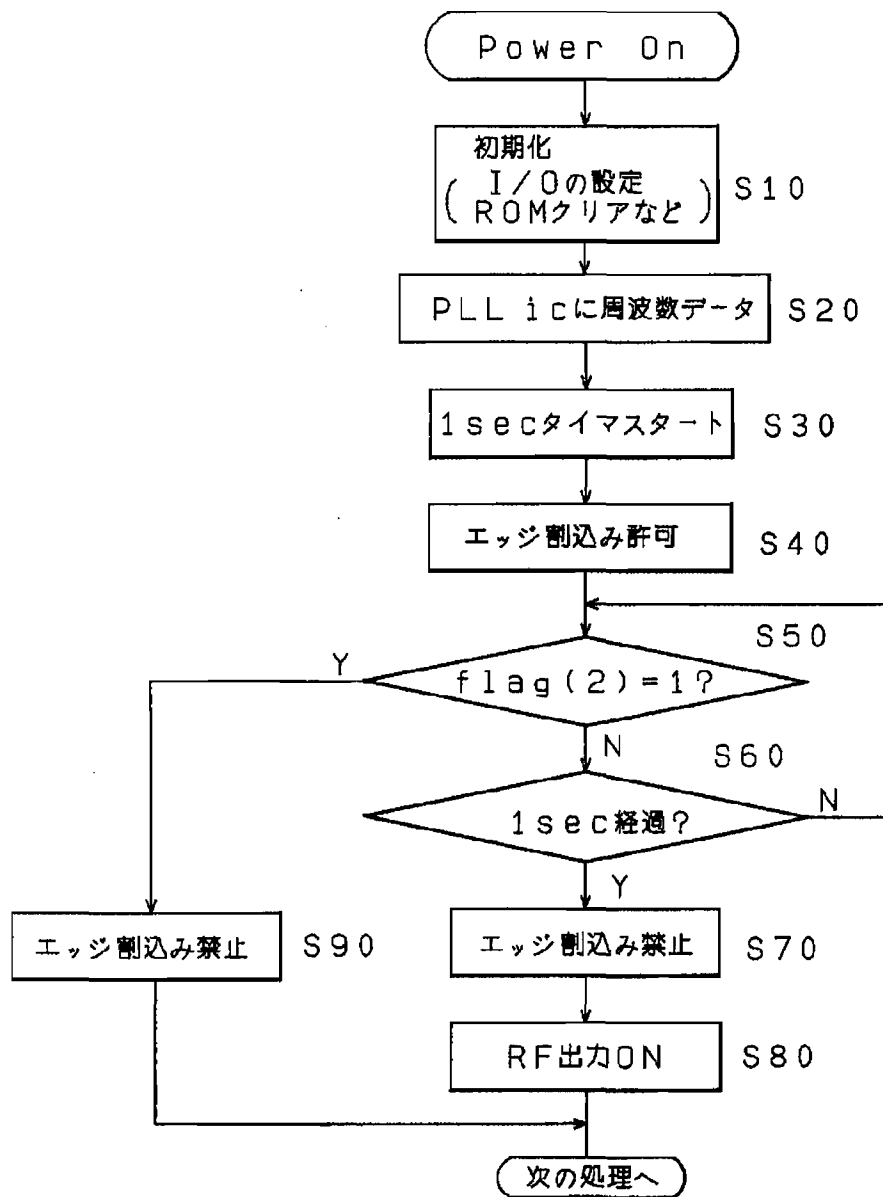
【図3】



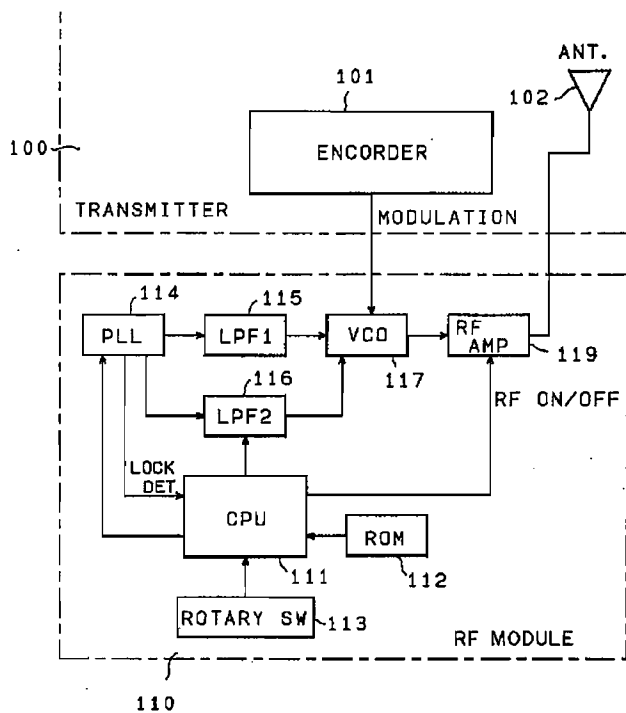
【図5】



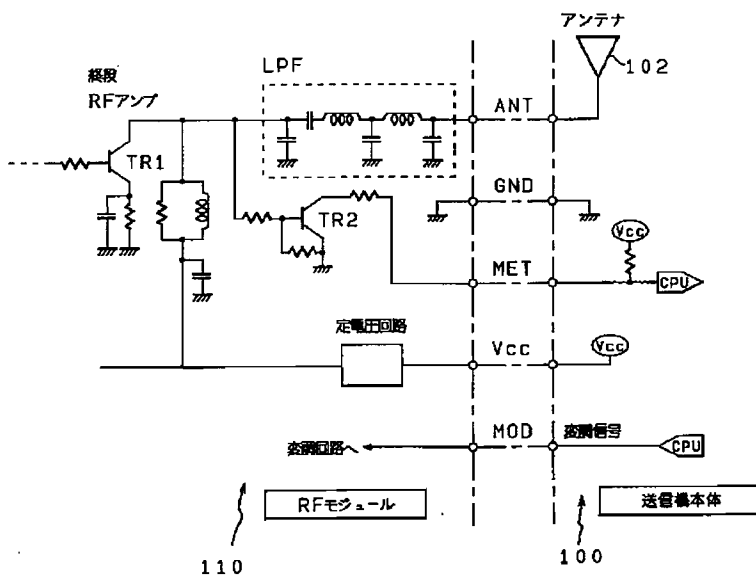
【図4】



【図 6】



【図 7】



【図8】

